

Ajustement automatique du niveau de détection des trames pour divers décodeurs.

Didier Desveaux
f5auw@orange.fr

Après avoir expérimenté les décodeurs de trames de F6HCC et de F1LVT j'ai été confronté dans les deux cas aux problèmes du réglage de niveau du signal entrant. Pour que ces deux décodeurs fonctionnent correctement il faut envoyer le signal, avec une amplitude assez élevée, mais pas trop, pour dépasser les seuils de détection interne. Le bruit de réception augmente lorsque le signal RF reçu diminue, et vient perturber le décodage de la trame.

Ce phénomène est dû à l'utilisation de la sortie discriminateur (broche 9600 bps de la fiche data) du transceiver. Cette sortie présente un niveau constant quelque soit le signal RF reçu. Si le signal RF est S9 ou plus, le rapport S/B est excellent et le décodage fonctionne très bien. Si le signal RF est S2 ou moins, le rapport S/B devient très mauvais car le transceiver pour maintenir un niveau de sortie constant augmente son gain (CAG) et le bruit de réception arrive au même niveau que le signal utile (signal utile = signal envoyé par la balise). La trame reçue devient indécodable. Le processeur étant incapable de discerner les 0 et les 1 qui dans ce cas sont mélangés au bruit.

1 – Principe de fonctionnement de l'ajustement automatique.

Il fallait donc réaliser un système de détection qui s'ajuste de lui même à une valeur légèrement inférieure à la valeur crête du signal utile. En étant le plus près possible de cette valeur, on peut détecter le signal utile même lorsque que le bruit est très proche des crêtes du signal. Après expérimentation, j'ai choisi une valeur de seuil de détection de 10% inférieure à la crête du signal. Ceci étant l'optimum identifié par mes essais pour pouvoir tolérer des variations d'amplitude du signal utile et conserver une détection valide jusqu'à des signaux RF faible d'où un bruit élevé.

Ce système permet de s'adapter au niveau de sortie « data » qui varie d'un transceiver à l'autre. Cela me permet de passer d'un TM-V71 à un FT817 ou à un FT-8800 ou directement à la sortie de la carte son de mon PC sans avoir à refaire de réglage.

2 – La détection crête

Le signal utile entre par la broche J1-3 (voir schémas en annexe 1), pour aller sur le premier amplificateur opérationnel (ampli op) U1B. Celui-ci permet une adaptation d'impédance entre la sortie data 10k Ohm et l'entrée du détecteur crête tout en donnant un peu de gain au signal (2x). La détection crête est donc réalisée par l'ampli op U1A, la diode D1 et C4. La tension ainsi obtenue est gardé en mémoire par la constante de temps C4, R13, R14 et R9 soit $4RC = 170$ ms.

Cette valeur est importante dans le fonctionnement de la détection. En effet en l'absence de signal utile la tension crête est au niveau des crêtes du bruit (niveau max de la sortie). Le bruit disparaissant lorsque qu'un signal RF non modulé est présent à l'entrée du transceiver. Hors une trame de balise commence toujours par une émission non modulée de 150ms, ce qui permet au seuil de détection de venir se positionner au voisinage de la masse virtuelle du circuit et d'attendre les premières données pour se caler à la valeur crête de celles-ci.

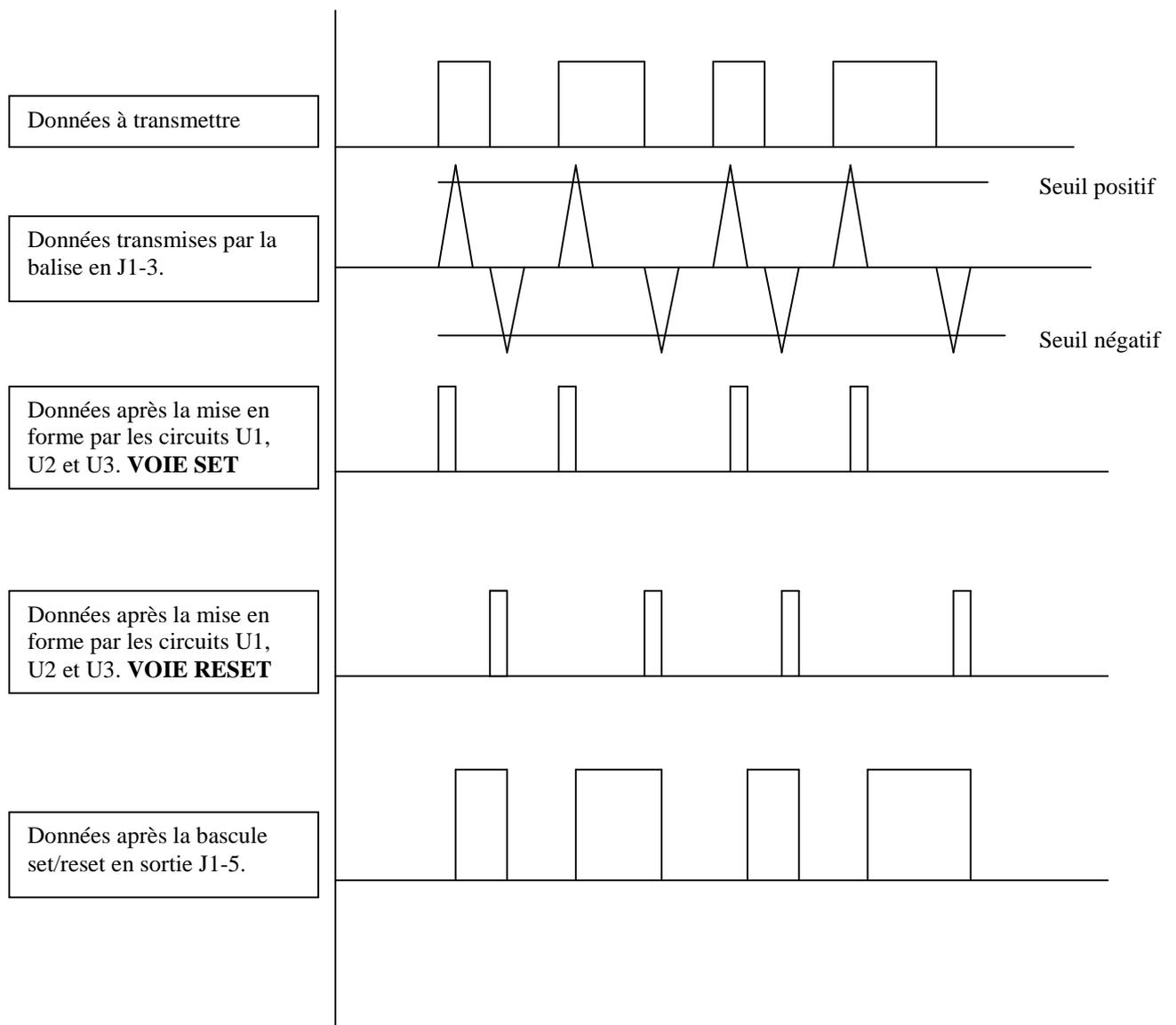
3- Mise en forme des données

Le signal reçu d'une balise se présente sous la forme d'impulsions positives et négatives dont l'espacement varie en fonction de la modulation.

Pour reconstituer les bits 0 et 1 il faut donc détecter les 2 types d'impulsions. C'est le rôle du circuit suivant qui va créer un seuil de détection négatif à partir du seuil positif réalisé dans le circuit précédent. Ces 2 seuils doivent être symétriques par rapport à la masse virtuelle. L'ampli op U2A fait le seuil négatif et l'ampli op U2B conserve le seuil positif déjà créé. Les données entrantes sont comparées aux 2 seuils de détection par les comparateurs U3A et U3B. Elles sont également translatées par rapport à la masse réelle par la sortie collecteur ouvert des mêmes comparateurs.

À ce stade, nous avons 2 impulsions remises en formes et toutes les 2 positives. Le circuit suivant va permettre de transformer ces impulsions successives en créneaux de type TTL déchiffirable par le processeur du décodeur.

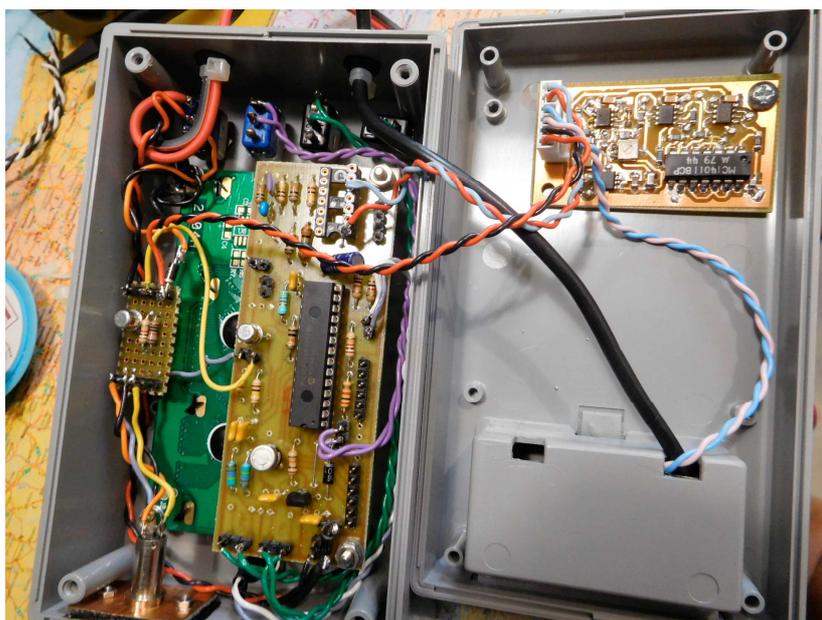
4 – Diagramme des signaux



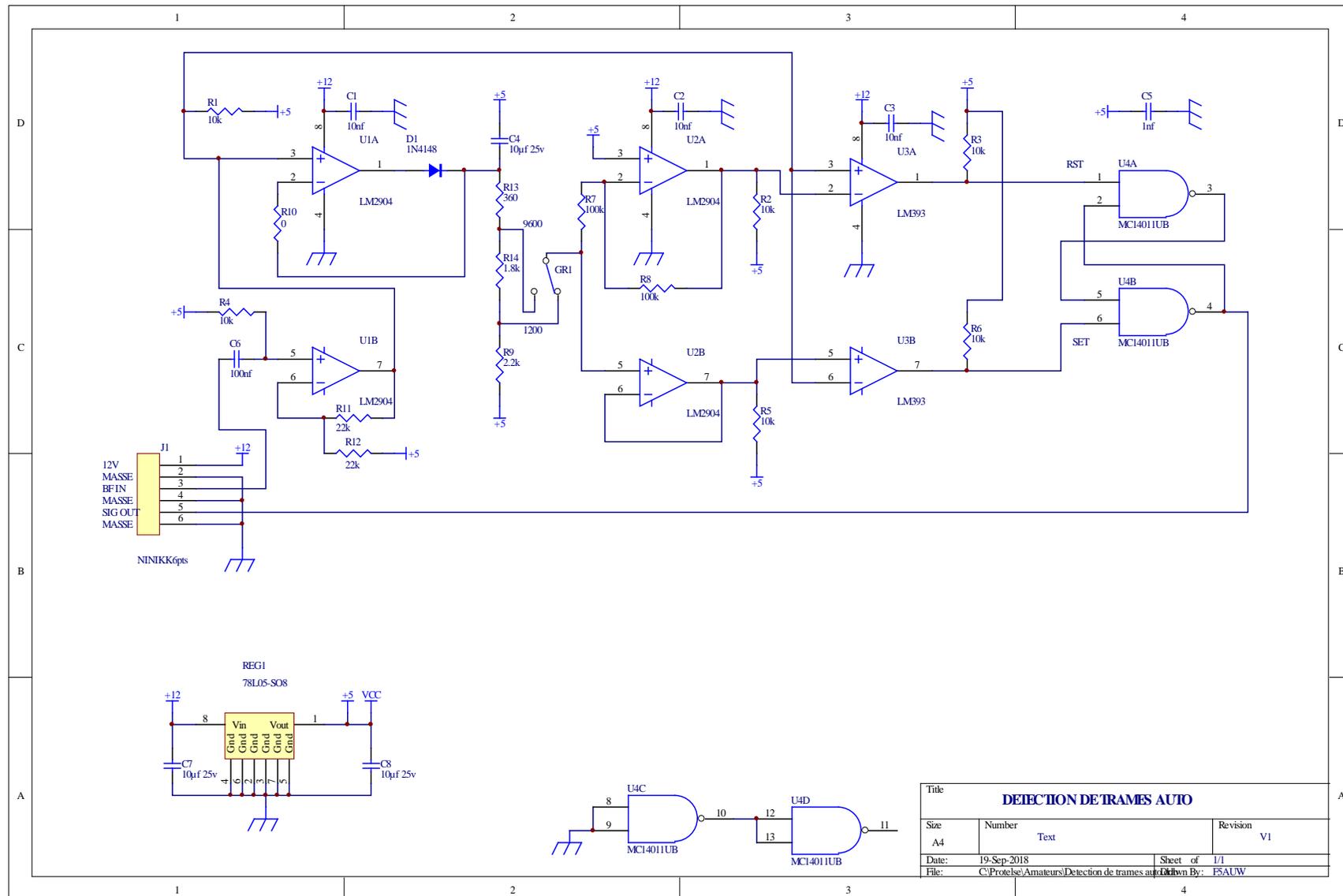
5 - Installation du circuit dans le décodeur F1LVT.

- a> Déconnecter l'entrée du signal de la carte DECTRA et la connecter en J1-3 de la carte d'ajustement auto. La broche J1-4 sera connectée à la masse.
- b> Retirer le circuit IC21 de la carte DECTRA et connecter la sortie J1-5 sur la broche 1 du support IC21 qui est maintenant libre. Procéder de la même façon pour J1-6 vers la broche 5 du support de IC21.
- c> Il ne reste plus qu'à alimenter la carte d'ajustement auto. en J1-1 pour le 12V et J1-2 pour la masse.

Exemple d'installation du prototype dans le boîtier décodeur.



Annexe 1 schéma

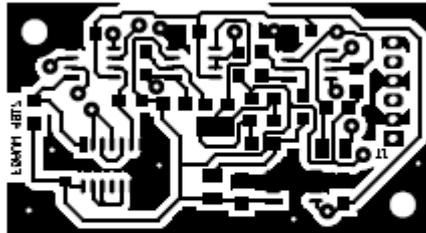


Title			
DETECTION DE TRAMES AUTO			
Size	Number	Text	Revision
A4			V1
Date:	19-Sep-2018	Sheet of	1/1
File:	C:\Protel\Amateurs\Detection de trames auto.dwg		
Drawn By:	F5AUW		

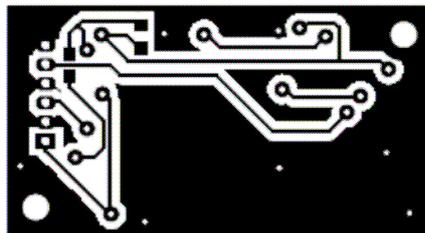
Annexe 2

Les typons sont à l'échelle 1

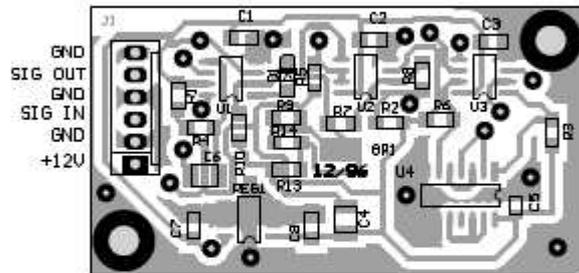
Typon dessus



Typon dessous



Plan de câblage dessus



Plan de câblage dessous

